

2

JAPANESE [JP,2002-507358,A]

CLAIMS DETAILED DESCRIPTION DRAWINGS WRITTEN AMENDMENT

[Translation done.]

* NOTICES *

JPO and NCIP1 are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

1. It is Receiver (130) Which Receives Bit Stream Including Phase Vector Point Which was Modulated by Quadrature Amplitude Modulation (QAM) Method, and was Expressed by QAM Method Signal Point Arrangement. In Order to Generate Decrypted Bit Stream, The 1st decoder which decrypts the bit stream by which the QAM modulation was carried out about 4 phase phase shift keying (QPSK) method signal point arrangement (146), The receiver which has the 2nd decoder (170) which decrypts the bit stream by which the QAM modulation was carried out [above-mentioned] about QPSK method signal point arrangement in the subset field of the QAM method signal point arrangement which was connected to the 1st decoder of above, and was defined by the 1st decoder of the above.
2. The delay section which is connected to the 2nd decoder of the above and adds delay Receiver according to claim 1 which has further the re-encoder which generates the information related to the above-mentioned subset field which was connected to the 1st decoder of the above and was appointed by the 1st decoder of the above.
3. The above-mentioned delay section, the above-mentioned re-encoder, and the 2nd decoder of the above form a decryption stage. Receiver according to claim 2 to which an additional decryption stage is added in order to decrypt the more minute signal point arrangement of a bit stream by which the QAM modulation was carried out [above-mentioned].
4. Receiver according to claim 1 which has further the 3rd decoder of outside which decrypts bit stream by which was connected to the 1st decoder of the above and decryption was carried out [above-mentioned] from the 1st decoder of the above.
5. It is the Approach of Decrypting QAM Signal Which Has Two or More QAM Phase Vector Points Expressed by Quadrature Amplitude Modulation (QAM) Method Signal Point Plot Plan Which Has 4 Phase Phase Shift Keying (QPSK) Method Signal Point Arrangement of N-th Order Layer Level. The phase which uses the 1st decoder in order to generate the signal by which (a) decryption was carried out, and to decrypt the above-mentioned QAM signal of the 1st hierarchy level about QPSK method signal point arrangement, How to have the phase which uses the 2nd decoder in order to decrypt the above-mentioned QAM signal of the 2nd hierarchy level about PSK method signal point arrangement in the subset field of the QAM method signal point arrangement defined by the 1st decoder of (b) above.
6. Method according to claim 5 of having further phase which uses additional decoder which decrypts QAM signal of additional hierarchy level.
7. The 1st decoder of the above and the 2nd decoder of the above are the receiver according to claim 2 which is a convolution decoder, or an approach according to claim 5.
8. The above-mentioned convolution decoder is the receiver according to claim 7 or approach of being the Viterbi decoder.
9. Phase of adding delay to a1 above-mentioned QAM signal (a2) Method according to claim 5 of having further the phase which encodes the signal by which the decryption was carried out [above-mentioned] from the 1st decoder of the above in order to generate the information related to the above-mentioned subset field appointed by the 1st decoder of the above.
10. The method according to claim 5 of having further the phase which uses the 3rd decoder in

order to decrypt the signal by which the decryption was carried out [above-mentioned] from the 1st decoder of (c) above.

11. The 3rd decoder of the above is the receiver according to claim 4 which is a block decoder, or an approach according to claim 10.

12. The above-mentioned block decoder is the receiver according to claim 11 or approach of being the Reed Solomon decoder.

13. It is the Approach of Decrypting QAM Signal Which Has Two or More QAM Phase Vector Points Expressed in Satellite Signal Receiver by Quadrature Amplitude Modulation (QAM) Method Signal Point Plot Plan Which Has 4 Phase Phase Shift Keying (QPSK) Method Signal Point Arrangement of N-th Order Layer Level. Phase which restores to the input QAM signal received from the satellite transmission channel in order to generate the QAM signal to which it restored How to have the phase which uses two or more decoders in order to decrypt continuously the QAM signal with which the recovery of the corresponding hierarchy level was carried out [above-mentioned].

14. The phase which decrypts continuously the QAM signal with which the recovery of the hierarchy level which carried out [above-mentioned] correspondence was carried out [above-mentioned] is an approach according to claim 13 performed about QPSK method signal point arrangement.

15. The above-mentioned decoder is the approach according to claim 13 of being the Viterbi decoder.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

The processor and approach of a quadrature amplitude modulation (QAM) signal This invention relates to the approach and equipment which decrypt the quadrature amplitude modulation (QAM) signal equipped with high order symbol signal point arrangement.

Power and bandwidth are resources carefully saved through a suitable modulation scheme and an error correction scheme by the digital transmission system. A quadrature amplitude modulation (QAM) is one format of the multiple level amplitude and phase modulation which are frequently used with digital communication and which are carried out. A QAM system modulates a source signal to the output wave from which the amplitude and a phase change.

QAM is one format of a two-dimensional symbol modulation including rectangular (right angle) association of two Pulse-Amplitude-Modulation (Pulse Amplitude Modulation) signals. The data which should be transmitted are assigned to 4 two-dimensional quadrant space, i.e., signal point arrangement, and this signal point arrangement has two or more signal (phase vector) points expressing a possible transmission level. Generally each signal point of signal point arrangement is called a symbol, and is defined by the binary code of a proper. QAM method signal

Point arrangement uses I component showing an inphase component, and Q component showing an orthogonal component, and QAM data word or a symbol is expressed by both the components of I component and Q component.

A QAM signal uses the word or symbol of different die length and/or a signal point arrangement configuration (for example, circular, a square, a rectangle, a cross-joint form, an octagon, or the configuration of other arbitration). Although this invention is explained using square QAM method signal point arrangement, it turns out that this invention may deform this contractor to other QAM method signal point arrangement configurations or a different QAM signal word of die length.

Generally, although a QAM signal can transmit more information by the increment in the number of the phase vector points in QAM method signal point arrangement (minute-izing of signal point arrangement, high-order-izing), the increment in the consistency of a phase vector point produces the fault of the transmitted power becoming less fixed. In practice, since greatest I value and Q value are abbreviation identitas to all QAM level when average transmission-signal power is restricted, the point of signal point arrangement comes to approach while QAM level increases. Since the distance between the phase vector points on QAM signal point arrangement generally decreases while a phase vector point is added, discernment between the phase vector points which approached becomes difficult, the price of a receiver becomes expensive, and structure complicates it.

Therefore, 4 phase phase shift keying (QPSK) modulation system is used for much former or an existing DBS (direct broadcast satellite) system. Before a synchronous data stream is transmitted through a satellite channel in the case of QPSK, it gets over to a carrier frequency, and a subcarrier can take the condition of four phases, for example, 45 degrees, 135 degrees, 225 degrees, or 315 degrees. Therefore, like QAM, QPSK uses four phases or quadrature modulation, and a phase vector point may be described according to an individual using two rectangular coordinates shafts.

However, unlike QAM, QPSK has a fixed envelope, namely, the pair of an axis of coordinates is related with the pair of the rectangular subcarrier of the fixed amplitude, and this creates signal point arrangement (4 phase vector point of having 90-degree phase rotation) of 4 level. Thus, spacing of a large phase vector point eases the complexity of the subcarrier reappearance actuation performed by the receiver side, and a fixed envelope is very desirable to a satellite transmission system with high sensibility to power. Moreover, satellite amplifier can operate by the saturation state with fixed power level.

However, request that you want to increase the data throughput which passes along a satellite channel produces the strong motivation to taking into consideration transmission schemes other than QPSK. A signal like [in order to raise data transmission using more minute signal point arrangement at the same time it maintains compatibility with the existing system which originates in various QPSK systems existing and contains a DBS system] the QAM signal which uses a hierarchical coding scheme with back compatibility

It is desirable to offer the approach and equipment to process.

A decoder of an a large number stage with which more minute signal point arrangement is decoded in various stages in the signal of high order signal point arrangement like a QAM signal is used for this invention. In a detail, a decoder like a BIDABI decoder operates in each stage about signal point arrangement of a low degree like QPSK signal point arrangement more. By connecting two or more Viterbi decoders, using three sets of excessive 1, 2, and the Viterbi decoders, a QPSK recovery is extended, respectively so that 16QAM, 64QAM, and 256QAM may be processed, and it is extended like the following.

Easy explanation of a drawing Inside of a drawing Drawing 1 is the block diagram of the communication system which realizes this invention. Drawing 2 It is a 16-QAM signal point plot plan about the system which realizes this invention. Drawing 3 It is a 64-QAM signal point plot plan about the system which realizes this invention. Drawing 4 is the block diagram showing allocation for I component and Q component of a data stream. Drawing 5 is a signal point plot plan for helping an understanding of the system by the principle of this invention.

Through the drawing, the same reference number is used in order to show the same element. Hereafter, although not restricted to a satellite transmission system, when using a satellite transmission system like especially DBS, one desirable example of this invention is explained using an advantageous back compatibility hierarchy QAM signal coding system. This system can add the additional description or service to a data stream, without producing the problem of compatibility over an existing direct broadcast satellite and other communication system.

For example, since signal point arrangement of a X-QAM form is expressed as hierarchy level of N stage of other signal point arrangement like QPSK in order to acquire back compatibility with the existing DBS system, the penetrable system which can operate as planned [of the beginning / receiver / existing / QPSK] is obtained. Preferably, since a hierarchy has symmetric property, a signal point plot plan is each decode.

The signal point arrangement (for example, QPSK) for vessels (for example, Viterbi) is the same. However, asymmetric signal point arrangement is sufficient.

A 64-QAM signal is constituted more by the detail by three-fold QPSK signal point arrangement. Primary QPSK signals point arrangement (quadrant of a 64-QAM signal) is ability ready for receiving by the existing DBS receiver. When it subtracts from a 64-QAM signal, a 16-QAM signal remains with low power level 6 db rather than an input signal. It is thought that the quadrant of the residual section of 16-QAM is another DBS type signal. Decryption processing continues until all the level of a QAM signal is decrypted so that it may explain in full detail below. The 16-QAM system by this invention increases the engine performance of a DBS system twice, and the engine performance of a 64-QAM system is increased by 3 times, and it increases [system] the engine performance of a 256-QAM system by 4 times.

The block diagram of the communication system 100 using this invention is shown in drawing 1. Communication system 100 inputs data within a transmitter 110, performs processing of a certain format, and performs frequency conversion. [as well as almost all the conventional communication system] Data are transmitted to a receiver 130 through a transmission channel 120, and a receiver 130 performs conversion actuation in order to reproduce input data.

However, in order to increase data transmission using more minute and high order signal point arrangement, maintaining compatibility with the existing DBS system as this invention shown with the box 140 of a broken line in the receiver 130 unlike the conventional communication system, a QAM signal is transmitted using the hierarchical coding approach with back compatibility. In the following detailed explanation, in order to understand this invention, it is necessary to refer to drawing 1 thru/or 3 collectively.

It is common knowledge that the problem of signal degradation which communication system is transmitting must be dealt with. However, a digital system like a satellite system also needs to cope with another problem like transmission-line delay, interference, nonlinearity, and the property of the multiplex destination. These problems can be suppressed by mounting the coding approach of versatility also fortunately to the minimum. In this way, selection of a suitable coding strategy has the serious influence for the engine performance of communication system like a satellite system.

The communication system using a connection sign is shown in drawing 1. A connection sign is constituted by two separate signs compounded in order to form a larger sign. Two signs are connected as shown in drawing 1, and a transmitter 110 has the outside encoder 112 and the inside encoder 114. Typically, an input signal is arranged as a sequence of a k bit symbol, the inside encoder 114 encodes k bits of each symbol, and the outside encoder 112 encodes the block of a k bit symbol.

Connection coding not only improves the error correction of a transmission signal, but supports much services and much rate transmissions. It originates in the advantageous property of this connection coding, and almost all the existing DBS system is designed so that a connection sign may be decrypted.

In a detail, the outside encoder 112 realizes the coding approach called block coding more. When it explains briefly, a block code is a sign generated when each block of k information bit is assigned to the symbolic language of the length n (however, $k < n$) chosen from the set of $M=2^k$ symbolic languages. Although a Hamming code, an AMADARU sign, a cyclic code, and the Reed Solomon (RS) sign are contained in the example of the block coding approach, it is not limited to this example.

Next, the inside encoder 114 realizes the coding approach called convolutional code-ization. If it explains briefly, a convolutional code will be generated by letting the data sequence which should be transmitted pass in a linearity finite state shift register. Generally a shift register (not shown) is constituted by K (k bits) stage and n linear-function generators. Although an outside encoder is a block encoder and an inside encoder is a convolutional code machine in explanation of the following related with this invention, this invention is not limited to this, and this contractor is the combination (for example, outside non-binary block code) of other encoders.

It will be admitted that the combination of a vessel and an inside binary block encoder exists.

With reference to drawing 1 once again, the signal encoded from the inside encoder is transmitted to the map machine 116, and is assigned with a map vessel on the stream from which the encoded signaling bit recovers rectangular cross I and Q subcarrier. A map machine is the signal possible [as a look-up table] and encoding in the look-up table.

since -- the set of a bit is changed into I and Q component (level) expressing the point or symbol of signal point arrangement. In a desirable example, the point of signal point arrangement is expressed for a Gentleman phase vector by the 4-bit symbol which has the inphase bit i_1 and i_2 , and the rectangular bits q_1 and q_2 according to square signal point arrangement of 16-QAM. However, it is necessary to notice this invention about suiting signal point arrangement of 64-QAM and 256-QAM (it continues similarly hereafter) so that it may mention later.

Finally, I component and Q component are modulated by the QAM modulator (MOD) 118, and I channels are mixed with a subcarrier and an intermediate frequency (IF) signal in phase here. Q channels are mixed with the intermediate frequency signal with which about 90 degrees of phases shifted. By this processing, it can transmit now through the signal-transmission channel 120 using the subcarrier a subcarrier and both signals crossed at right angles within the same bandwidth.

In a receiver 130, it reproduces and restores to I component and Q component. Since the

existing DBS system and ***** of back compatibility are important for the coding approach of this invention, the conventional DBS receiver 140 is shown to drawing 1 by the broken line.

Although the received coding bit stream may include additional information, the conventional receiver continues operating normally, namely, functions as a QPSK system. Although additional information is not reproduced, a coding bit stream still suits the conventional receiver. Thereby, the serious advantage which can embed additional information (for example, an onscreen display message, the coded image with which resolution has been improved, or other channels) decipherable [with the decoder of a large number which progressed more] is acquired, without degrading the engine performance of the existing receiver. A consumer may upgrade to a new receiver, in order for the added information or the description to come to hand, he may maintain the conventional receiver, and may delay the additional description and expenses first.

Again with reference to drawing 1, it restores to the modulated signal with a demodulator 142 in order to generate I and Q component. The reverse map machine 144 tries to change I and Q component (level) into a coded signal.

As already explained, when, as for a satellite system, a signal passes a transmission channel 120, a signal deteriorates remarkably. Therefore, the decoder of a receiver bears the role which decodes appropriately the information encoded from the bit stream which may be changed. The coding bit stream from the reverse map machine 144 is received by the 1st inside decoder 146 which is a "software decision" Viterbi decoder. This Viterbi decoder enforces the probable decryption approach, and a bit stream is decrypted by taking into consideration the statistic of not only the group of a sign-dependent fixed arithmetic operation but a transmission channel. That is, this decoder tends to determine the value probable very near the transmitted value. if it explains in full detail -- a convolutional code -- a tree diagram and a state diagram -- or a trellis Fig. can describe most frequently. These drawings show the output sequence of the convolutional code according to a specific input bit in drawing, and generate the output sequence structure which can be predicted. A convolutional code shows important behavior and the structure repeats the structure itself behind a specific stage (or known also as a merge of pass). It depends for the special property of this structure on a specific convolutional code. Briefly, the Viterbi decoder uses a pass merge of the trellis structure of a convolutional code, and inspects all separate pass on all trellis level. The Viterbi decoder calculates the maximum ** pass out of two or more survival pass, and, generally the selected pass is minimum distance pass here. In such a format, the Viterbi decoder can perform the error correction of the bit stream changed at the sacrifice of the increment in the overhead of count.

Other decoders may be used although [the above-mentioned explanation] the 1st inside decoder is the Viterbi decoder. Other decryption approaches like a target decryption or the various correction Viterbi decryption approaches one by one can be mounted in the 1st inside decoder (regardless of software decision or hard decision).

In the case of a desirable example, the 1st Viterbi decoder 146 operates about QPSK signal point arrangement like the conventional existing receiver. That is, the 1st Viterbi decoder can separate a coded signal only about one quadrant. A detailed explanation shows the signal point plot plan of 16-QAM which has 16 points arranging [signal point] or symbol which occupies four quadrants to drawing 2. 2 bits (LSB) of least significant of each symbol

210 separates a coded signal to a quadrant. That is, 2 bits of least significant of all the points in 1 quadrant are the same. Thus, the 1st Viterbi decoder 146 decodes only 210 from a coded signal 2 bits (LSB) of least significant of the received symbol.

It can change.

Generally, the 1st existing Viterbi decoder 146 of the receiving inside of a plane does not generate the symbol itself, and it is not designed so that the data bit which was expressed by the symbol and which collapsed and was decrypted by the target may be generated. 2 bits (LSB) of thus, least significant of a receiving symbol

210 is reproduced, after recoding is carried out with the recoding vessel 160 so that the decrypted data bit may mention later.

If it explains in instantiation, when the encoded signal will transmit a symbol "1101", the 1st Viterbi decoder can only separate the encoded signal about a quadrant 205. However, since the

capacity of the 1st Viterbi decoder is restricted to QPSK signal point arrangement, top 2 bit (MSB) "11" 220 of a symbol are not decrypted by the 1st Viterbi decoder. This additional information is only disregarded by the 1st Viterbi decoder, and this additional information is decrypted by other decoders of the receiving inside of a plane so that it may mention later. With reference to drawing 1, the signal decrypted from the 1st Viterbi decoder 146 is transmitted to the outside decoder 148. That is, the bit corresponding to a block coding word is transmitted to the outside decoder 148. The role of the outside decoder 148 is generating the original input signal or original source signal which detected and took into consideration the error pattern in a receiving symbolic language, and was encoded by the suitable symbolic language, i.e., a transmitter. If it puts in another way, an outside decoder will explain the outside layer of coding in order to generate the original input signal.

Generally, an outside decoder is the transmitted sign to which the "M"-individual may happen a receiving symbolic language.

As compared with a word (it is dependent on the block code realized by the transmitter), the Hamming distance to a receiving symbolic language chooses the nearest symbolic language. The Hamming distances are a number of the bit position of measurands with which two symbolic languages differ.

In a desirable example, an outside decoder is the Reed FUROMON (RS) decoder. A Reed Solomon code is a block code which is not binary [linear], and is the subclass of a BCH (Bose-Chaudhuri-Hocquenghem) block code. It is common knowledge that RS decoder has the capacity to deal with an burst error when especially used combining an interleave method strategy. Since an interleave method suppresses the effect of a long burst error to the minimum, an error is the processing distributed to some coding sequences, and it may change a coding sequence exceeding the error correction capacity of a sign. In this way, it is required that a transmitter should incorporate an interleave machine (not shown) before modulating the encoded signal, and a receiver should incorporate it after restoring to a reverse interleave machine (not shown).

The indicated systems are other various block decode, although an outside RS decoder is used. It is possible to incorporate ***** in an outside decoder. Such a receiver is a QPSK signal when only the part 140 as a receiver indicated to be to drawing 1 is included in this way.

The encoded bit stream can be decoded and decoded transparent about point arrangement. With reference to drawing 1, in the need of decoding more minute signal point arrangement, or a certain case, in order that the 2nd Viterbi decoder 170 may decrypt the next level of a hierarchy sign, or the following resolution, it is used. If it explains in full detail, the 2nd decoder 170 will receive the input from the re-encoder 160 and the delay section 150. The re-encoder 160 receives a decryption bit from the 1st Viterbi decoder, and it carries out recoding of these bits in order to give quadrant information required for the 2nd Viterbi decoder. Especially the 1st Viterbi decoder performs separation over one quadrant about QPSK signal point arrangement, using the point of this signal point arrangement, removes convolutional code-ization and generates the decrypted data bit. The data bit decrypted from the 1st Viterbi decoder 146 is the actual signal to which block coding was generally performed. Since it cannot use with the 2nd Viterbi decoder in this format, recoding of this decrypted data bit is carried out so that the quadrant to which the 2nd Viterbi decoder operates may be defined.

Since this invention is explained about the existing DBS system, let it be a premise for the Viterbi decoder 146 to be able to generate only the decrypted data bit.

However, without quadrant information using the re-encoder 160, as for this contractor, probably, it turns out that the Viterbi decoder is realizable so that it may be gained from the 1st Viterbi decoder 146 as it is through pass 155.

The delay section 150 receives an input from the reverse map machine 144, and delays a coded signal. Since a certain amount of latency time (delay) is produced working, the 1st Viterbi decoder 146 and re-encoder 160 are needed in order that [that] this delay may synchronize the data from a re-encoder with the suitable data from a reverse map machine. After a synchronization is realized, the 2nd Viterbi decoder 170 separates a signal about one quadrant within the quadrant specified by the 1st Viterbi decoder 146.

With reference to [for instantiation] drawing 2, the 1st Viterbi decoder cannot separate a

signal about quadrant "01" (2 bits of least significant) 210, and cannot perform separation about top 2 bit "11" 220 within this quadrant (not designed so that it may carry out). As the result, the re-encoder 160 is notified to the 2nd Viterbi decoder 170 so that it may operate within the quadrant of the leftmost bottom from which the 2nd Viterbi decoder separates a signal about "11" 220. The 1st Viterbi decoder defines efficiently a part of 16-QAM signal point arrangement (subset) for the 2nd Viterbi decoder to operate. In such a form, the 2nd Viterbi decoder 170 decodes 2 bits of most significant, the decrypted data bit is generated to the outside decoder 148, and with an outside decoder, in order to reproduce the input signal of the origin encoded by the transmitter, a block decryption is performed. It is necessary to notice the block decryption performed by the RS decoder 148 about realizing by the interleave method from the reason of back compatibility. However, much architecture can be used for a block decryption. Each addition Viterbi inside-sign can be connected with an outside-interleave / Reed Solomon coding scheme. Moreover, it is possible to design single interleave/block outside coding scheme to all the signs except the innermost convolutional code (from the reason of compatibility).

By extending this architecture, using the additional Viterbi decryption stage, more minute signal point arrangement can be decrypted now, for example, the decryption stage (Viterbi decryption stage) where the delay section 150, the re-encoder 160 (option), and the 2nd Viterbi decoder 170 are single is constituted. For example, in order to decrypt a 64-QAM signal, the 3rd Viterbi decryption stage (not shown) may be added to a receiver 130.

64-QAM signal point arrangement is shown in drawing 3 for explanation. The 1st Viterbi decoder 146 can perform separation about lowest 2 bit "01" 310 in the receiving symbol which defines the point in 16 kinds of signal point arrangement of the upper left corner of a signal point plot plan which may take place. Next, the 2nd Viterbi decoder 170 can be dissociated about 2 bit (ASB) "11" 320 of an average significance, and the point in four kinds of realizable signal point arrangement is defined in the lower left corner in the field of the signal point plot plan defined by the 1st Viterbi decoder. The 3rd Viterbi decoder (not shown) can separate a signal into the last from the point in four kinds of selectable remaining signal point arrangement about top 2 bit "00" 330 which define the point in specific signal point arrangement. In such a format, a symbol "001101" is decoded using three steps of stages of a different Viterbi decoder.

Therefore, "X-QAM" signal point arrangement can be expressed as QPSK signal point arrangement of the hierarchy level of n layers. For example, 16-QAM signal point arrangement is expressed as QPSK signal point arrangement of two-layer hierarchy level, and 64-QAM signal point arrangement is expressed as QPSK signal point arrangement of the hierarchy level of three layers, and continues like the following.

It needs to be cautious of a signal point plot plan having symmetric property hierarchical. That is, the QPSK signal point arrangement to each Viterbi decoder is the same. For example, it is always a point in signal point arrangement of most the upper right, and the point in signal point arrangement "000000" is a point on the rightmost of a 64-QAM signal point plot plan, and that of the case of 256-QAM signal point arrangement is [the point in signal point arrangement "00"] the same. This symmetry simplifies the configuration of a receiver and the similar Viterbi decoder with little complexity is used in all decryption stages. However, there is such no limit in this invention, and it may use the sequence of other signal point arrangement for it.

The block diagram of the processing which assigns a data stream 405 to I component on pass 430 and Q component on pass 440 using the map machine 420 is shown in drawing 4.

Since the encoded bit stream is assigned to I component and Q component hierarchical in order to use the receiver architecture shown in drawing 1, the bit stream encoded without the receiver of different complexity producing the trouble of compatibility can be decrypted.

When it explains in full detail, the encoded bit stream 405 is constituted by two or more bits classified into two or more symbols 410. Each set of the continuous bit which begins from the least significant bit and continues to the most significant bit within each symbol is decoded by the continuous Viterbi decryption stage as above-mentioned. That is, bits 412, 414, 416, and 418 are decoded by the 1st Viterbi decoder, the 2nd Viterbi decoder, the 3rd Viterbi decoder, and the 4th Viterbi decoder, respectively. Each set of a bit expresses a different channel, different

service, or different resolution. This advantageous hierarchical sign

According to *****, the additional description or service can be added to a bit stream, without producing the problem of compatibility over the existing DBS system.

In drawing 4, each symbol is a 8-bit symbol relevant to signal point arrangement of a 256-QAM signal. each symbol -- 2 bits of four pieces -- an opposite -- it is constituted by 412, 414, 416, and 418, and each bit pair of each symbol expresses the information about different service or the different description. The illustrated 8-bit symbol "10 00 01 11" expresses 256-QAM signal point arrangement, nest-like arrangement [64-QAM signal point] (bit 00 01 11), nest-like arrangement [16-QAM signal point] (bit 01 11), and a nest-like QPSK signal point arrangement symbol (bit 11). As for the bit of a symbol, at least Mogami is specified as the right as 418 to lowest 412 from the left. Each set of the symbol bit from the least significant bit to the most significant bit-with-the-continuous hierarchic-sequence-of-this QPSK signal-point arrangement is continuously decrypted with a receiver by a series of decoders which were already explained, or is decoded. Thus, high order QAM signal point arrangement is decrypted as QPSK.

The arrangement in which one implementation of hierarchy signal point arrangement is possible is shown in the detail at drawing 5. Drawing 5 is 64-QAM signal point arrangement of 6 bits / symbol, and drawing showing the hierarchical advance to 256-QAM signal point arrangement finally at 16-QAM signal point arrangement of 4 bits / symbol which expresses decode of the signal point arrangement with the 1st minute level from QPSK (shown in upper right corner of drawing 5) signal point arrangement of 2 bits / symbol, and a degree. A part of quadrant by the side of the lower left of 256-QAM signal point arrangement is shown.

Since the symbol point in the quadrant by the side of the lower left of the 256-QAM signal point arrangement shown in drawing 5 is the format of "xxxxxx11", the point of all 64 signal point arrangement in this quadrant contains 2 bits "11" of common least significant. Similarly, it is a 256-QAM signal.

All 64 points of each of other quadrant of point arrangement are the formats of "xxxxxx00" in an upper right quadrant, are the formats of "xxxxxx10" in an upper left quadrant, and are the formats of "xxxxxx01" in a lower right quadrant. The combination "00" of a bit, "10", "11", and "01" are connected with the signal point in 4 quadrants of QPSK signal point arrangement, respectively.

On the following level, the point (four clusters in it are shown in drawing 5) of 16 signal point arrangement has the 3rd and 4th common signaling bits corresponding to 16(adding to 2 bits of the above-mentioned least significant)-QAM signal point arrangement within each quadrant. On the 3rd level, the point (16 clusters exist in it) of four signal point arrangement has 2 another signaling bits which were common within each quadrant. Finally, each point expresses the point of 256-QAM signal point arrangement of a proper on the 4th level. The 256-QAM signal point "10000111" that drawing 4 was explained is emphasized with the visible outline of a broken line in the quadrant at the lower right of drawing 5.

Although alignment may be performed based on a symbol boundary, you may realize based on a packet boundary. Moreover, it is also possible to assign a bit in order of the least significant bit from the most significant bit.

In a desirable example, when additional service is added, generally additional power is transmitted at the rate to which 3dB was added, whenever it doubles signal point arrangement two.

Whenever an SN ratio (S/N) doubles the signaling alphabet two, it is necessary to make it increase about 3dB at a time, in order to realize the same error correction engine performance. Since especially the additional back off is required in the case of a satellite system, traveling wave tube (TWT) amplifier does not operate in a saturation state which often exists in the case of a QPSK system. Such a demand is produced by being easier to be influenced of nonlinear distortion by which induction is carried out with the amplifier with which the QAM system is saturated.

Or it is possible by performing a certain amount of coding trade-off to suppress the increment in transmission power to the minimum.

Furthermore, since the service from which it is not restricted to a satellite system and grade changes through other media is offered, the hierarchical coding / decryption approach of this

invention is extensible.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

 WRITTEN AMENDMENT

[Procedure revision] The 8 1st term of Article 184 of Patent Law

[Filing Date] July 16, Heisei 11 (1999. 7.16)

[Proposed Amendment]

CLAIMS

1. it Becomes Irregular by Quadrature Amplitude Modulation (QAM) Method -- Having -- QAM Method Signal Point Arrangement -- Expression

It is the receiver (130) which receives a bit stream including a **** phase vector point, and is ****.

**,

In order to generate the decrypted bit stream, it is 4 phase phase shift keying.

The bit stream by which the QAM modulation was carried out about QPSK method signal point arrangement is decrypted.

The 1st decoder which carries out and appoints the subset field of QAM method signal point arrangement (146),

The method of QAM which was connected to the 1st decoder of the above and was defined by the 1st decoder of the above

the inside of the subset field of formula signal point arrangement -- QPSK method signal point arrangement -- being related -- Above QAM -- strange

**** -- having had -- the reception which has the 2nd decoder (170) which decrypts a bit stream

Opportunity.

2. Delay Section Which is Connected to 2nd Decoder of above and Adds Delay (150),

The above-mentioned part which was connected to the 1st decoder of the above and was defined by the 1st decoder of the above

Claim 1 which has further the re-encoder (160) which generates the information related to a set field

The receiver of a publication.

3. The Above-mentioned Delay Section, the Above-mentioned Re-Encoder, and 2nd Decoder of above Form Decryption Stage.

It carries out,

The more minute signal point arrangement of a bit stream by which the QAM modulation was carried out [above-mentioned] is decrypted.

The receiver according to claim 2 to which it accumulates and an additional decryption stage is added.

4. It Connected with 1st Decoder of above, and Decryption was Carried Out [Above-mentioned] from 1st Decoder of above.

The claim which has further the 3rd decoder (148) of the outside which decrypts a bit stream

The receiver of term 1 publication.

5. 4 Phase Phase Shift Keying (QPSK) Method Signal Point Arrangement of N-th Order Layer Level

Two or more QAM expressed by the quadrature amplitude modulation (QAM) method signal point

plot plan which it has

It is the approach of decrypting the QAM signal which has a phase vector point,

(a) That the decrypted signal should be generated, it is related with QPSK signal point arrangement, and is the 1st story.

In order to decrypt the above-mentioned QAM signal of layer level, it is the subset of QAM method signal point arrangement.

The phase which uses the 1st decoder (146) which appoints a field,

(b) The subset of the QAM method signal point arrangement defined by the 1st decoder of the above

It is related with PSK method signal point arrangement in a field, and is ** about the above-mentioned QAM signal of the 2nd hierarchy level.

How to have the phase which uses the 2nd decoder (170) in order to number-ize.

6. Use Additional Decoder Which Decrypts QAM Signal of Additional Hierarchy Level.

The method according to claim 5 of having a phase further.

7. 1st Decoder of above and 2nd Decoder of above are Claim Which is Convolution Decoder.

An approach given in five.

8. The above-mentioned convolution decoder is the approach according to claim 7 of being the Viterbi decoder.

9. Phase of Adding Delay to a1 Above-mentioned QAM Signal (150),

(a2) ** related to the above-mentioned subset field appointed by the 1st decoder of the above

It is ***** about the signal by which the decryption was carried out [above-mentioned] from the 1st decoder of the above in order to generate news.

The method according to claim 5 of having ***** further.

10. In Order to Decrypt Signal by Which Decryption was Carried Out [Above-mentioned] from 1st Decoder of (C) Above

The method according to claim 5 of having further the phase which uses the 3rd decoder (148).

11. The 3rd decoder of the above is the approach according to claim 10 of being a block decoder.

12. The Above-mentioned Block Decoder is Claim 11 Publication Which is Read Solomon Decoder.

A receiver or an approach.

13. And it is 4 Phase. Phase Shift Keying of N-th Order Layer Level. [Satellite Signal Receiver]

To the quadrature amplitude modulation (QAM) method signal point plot plan which has QPSK method signal point arrangement

Direction which decrypts the QAM signal which has two or more QAM phase vector points expressed more

It is law,

In order to generate the QAM signal to which it restored, it receives from a satellite transmission channel (120).

The phase which restores to the input QAM signal carried out (142),

In order to decrypt continuously the QAM signal with which the recovery of the corresponding hierarchy level was carried out [above-mentioned],

How to have the phase which uses two or more decoders (146,170,148).

14. Decrypt Continuously QAM Signal with which Recovery of the Hierarchy Level Which Carried Out [Above-mentioned] Correspondence was Carried Out [Above-mentioned].

The phase to carry out is an approach according to claim 13 performed about QPSK method signal point arrangement.

15. The above-mentioned decoder is the approach according to claim 13 of being the Viterbi decoder.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2002-507358

(P2002-507358A)

(43) 公表日 平成14年3月5日 (2002.3.5)

(51) Int.Cl.⁷H04L 27/38
27/00

識別記号

F I

H04L 27/00

テーマコード (参考)

G
B

審査請求 未請求 予備審査請求 有 (全 27 頁)

(21) 出願番号 特願平11-505598
 (86) (22) 出願日 平成10年6月17日 (1998.6.17)
 (85) 翻訳文提出日 平成11年12月27日 (1999.12.27)
 (86) 国際出願番号 PCT/US98/12641
 (87) 国際公開番号 WO99/00957
 (87) 国際公開日 平成11年1月7日 (1999.1.7)
 (31) 優先権主張番号 08/884,947
 (32) 優先日 平成9年6月30日 (1997.6.30)
 (33) 優先権主張国 米国 (US)

(71) 出願人 トムソン コンシューマ エレクトロニクス
 インコーポレイテッド
 アメリカ合衆国 インディアナ州 46290
 -1024 インディアナポリス ノース・メ
 リディアン・ストリート 10330
 (72) 発明者 ラマスワミ, クマール
 アメリカ合衆国 インディアナ州 46240
 インディアナポリス カレッジ・ドライ
 ヴ 9417番 B号
 (74) 代理人 弁理士 伊東 忠彦

最終頁に続く

(54) 【発明の名称】 直交振幅変調 (QAM) 信号の処理装置及び方法

(57) 【要約】

本発明の装置 (130) 及び方法は、精細な信号点配置を使用してデータ伝送量を増加させるため、後方互換性のある階層符号化スキームを使用してQAM信号を受信すると共に、既存の直接放送衛星 (DBS) システムとの互換性を維持する。本発明の装置は、多数段の復号器 (146, 170) を利用し、より精細なQAM信号の信号点配置が種々の段で解読される。

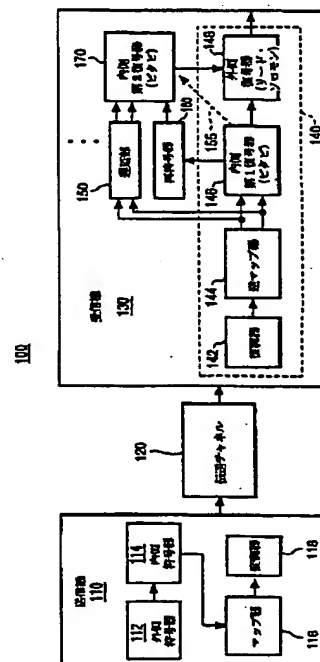


FIG. 1

【特許請求の範囲】

1. 直交振幅変調 (QAM) 方式で変調され、QAM方式信号点配置で表現された位相ベクトル点を含むビットストリームを受信する受信機 (130) であって、

復号化されたビットストリームを生成するため、4 相位相シフトキーイング (QPSK) 方式信号点配置に関してQAM変調されたビットストリームを復号化する第1の復号器 (146) と、

上記第1の復号器に接続され、上記第1の復号器によって定められたQAM方式信号点配置の部分集合領域内でQPSK方式信号点配置に関して上記QAM変調されたビットストリームを復号化する第2の復号器 (170) とを有する受信機。

2. 上記第2の復号器に接続され、遅延を加える遅延部と、

上記第1の復号器に接続され、上記第1の復号器によって定められた上記部分集合領域に関係した情報を発生する再符号器とを更に有する請求項1記載の受信機。

3. 上記遅延部、上記再符号器、及び、上記第2の復号器は、復号化段を形成し、

上記QAM変調されたビットストリームのより精細な信号点配置を復号化するため付加的な復号化段が追加される、請求項2記載の受信機。

4. 上記第1の復号器に接続され、上記第1の復号器からの上記復号化されたビットストリームを復号化する外側の第3の復号器を更に有する請求項1記載の受信機。

5. n階層レベルの4 相位相シフトキーイング (QPSK) 方式

信号点配置を有する直交振幅変調 (QAM) 方式信号点配置図により表現される複数のQAM位相ベクトル点を有するQAM信号を復号化する方法であって、

(a) 復号化された信号を生成するため、QPSK方式信号点配置に関して第1の階層レベルの上記QAM信号を復号化するため第1の復号器を使用する段階と、

(b) 上記第1の復号器によって定められたQAM方式信号点配置の部分集合領域内でPSK方式信号点配置に関して第2の階層レベルの上記QAM信号を復号化するため第2の復号器を使用する段階とを有する方法。

6. 付加的な階層レベルのQAM信号を復号化する付加的な復号器を使用する段階を更に有する請求項5記載の方法。

7. 上記第1の復号器及び上記第2の復号器は畳み込み復号器である、請求項2記載の受信機又は請求項5記載の方法。

8. 上記畳み込み復号器はビタビ復号器である請求項7記載の受信機又は方法。

9. (a1) 上記QAM信号に遅延を加える段階と、

(a2) 上記第1の復号器によって定められた上記部分集合領域に関係した情報を発生させるため、上記第1の復号器からの上記復号化された信号を符号化する段階とを更に有する請求項5記載の方法。

10. (c) 上記第1の復号器からの上記復号化された信号を復号化するため第3の復号器を使用する段階を更に有する請求項5記載の方法。

11. 上記第3の復号器はブロック復号器である請求項4記載の受信機又は請求項10記載の方法。

12. 上記ブロック復号器はリード・ソロモン復号器である請求項11記載の受信機又は方法。

13. 衛星信号受信機において、 n 階層レベルの4相位相シフトキーイング(QPSK)方式信号点配置を有する直交振幅変調(QAM)方式信号点配置図により表現される複数のQAM位相ベクトル点を有するQAM信号を復号化する方法であって、

復調されたQAM信号を生成するため、衛星伝送チャネルから受信された入力QAM信号を復調する段階と、

対応した階層レベルの上記復調されたQAM信号を連続的に復号化するため、複数の復号器を使用する段階とを有する方法。

14. 上記対応した階層レベルの上記復調されたQAM信号を連続的に復号化

する段階はQPSK方式信号点配置に関して行われる、請求項13記載の方法。

15. 上記復号器はビタビ復号器である、請求項13記載の方法。

【発明の詳細な説明】**直交振幅変調（QAM）信号の処理装置及び方法**

本発明は、高次のシンボル信号点配置を備えた直交振幅変調（QAM）信号を復号化する方法及び装置に関する。

パワー及び帯域幅は、デジタル伝送システムによって適切な変調スキーム及び誤り訂正スキームを通じて注意深く保存されるリソースである。直交振幅変調（QAM）は、デジタル通信で頻繁に利用されるされる多重レベル振幅及び位相変調の一形式である。QAMシステムは、ソース信号を振幅及び位相の変化する出力波形に変調する。

QAMは、2個のPAM（パルス振幅変調）信号の直交（直角）結合を含む2次元シンボル変調の一形式である。伝送されるべきデータは、2次元の4象限空間、すなわち、信号点配置に割り当てられ、この信号点配置は、可能な伝送レベルを表現する複数の信号（位相ベクトル）点を有する。信号点配置の各信号点は、一般的にシンボルと呼ばれ、固有の2進コードで定義される。QAM方式信号点配置は、同相成分を表すI成分と、直交成分を表すQ成分とを利用し、QAMデータ語又はシンボルはI成分及びQ成分の両成分によって表現される。

QAM信号は、異なる長さ及び／又は信号点配置形状（例えば、円形、正方形、矩形、十字形、八角形、或いは、他の任意の形状）の語又はシンボルを利用する。本発明は、正方形のQAM方式信号点配置を使用して説明されるが、当業者は、本発明が他のQAM方式信号点配置形状又は異なる長さのQAM信号語に対して変形し得ることが解る。

一般的に、QAM方式信号点配置内の位相ベクトル点の数の増加（信号点配置の精細化、高次化）によって、QAM信号はより多く

の情報を伝達できるようになるが、位相ベクトル点の密度の増加は、伝送されたパワーが一定ではなくなるという欠点を生じさせる。實際上、平均伝送信号パワーが制限されている場合、最大のI値及びQ値は、すべてのQAMレベルに対し略同一であるため、信号点配置の点はQAMレベルが増加するとともに接近するようになる。QAM信号点配置上の位相ベクトル点の間の距離は、一般的に、位

相ベクトル点が追加されるとともに減少するので、近接した位相ベクトル点間の識別が困難になり、受信機の価格が高価になり、構造が複雑化する。

したがって、多数の従来又は既存のDBS（直接放送衛星）システムは、4相位相シフトキーイング（QPSK）変調システムを利用する。QPSKの場合に、同期データストリームは、衛星チャネルを介して伝送される前に搬送周波数に復調され、搬送波は4相の状態、例えば、 45° 、 135° 、 225° 又は 315° を取り得る。したがって、QAMと同様に、QPSKは4相又は直交変調を利用し、位相ベクトル点は2本の直交座標軸を用いて個別に記述され得る。

しかし、QAMとは異なり、QPSKは一定エンベロープを有し、すなわち、座標軸の対は一定振幅の直交搬送波の対と関連付けられ、これにより、4レベルの信号点配置（ 90° の位相回転を有する4位相ベクトル点）を作成する。このように大きい位相ベクトル点の間隔は、受信機側で行われる搬送波再現動作の複雑さを緩和し、一定エンベロープはパワーに対し感度の高い衛星伝送システムに非常に望ましい。また、一定パワーレベルによって衛星増幅器は飽和状態で動作することができる。

しかしながら、衛星チャネルを通るデータスループットを増加させたいという要望は、QPSK以外の伝送スキームを考慮することに対し強い動機付けを生ずる。多様なQPSKシステムが存在することに起因して、DBSシステムを含む既存のシステムとの互換性

を維持すると同時に、より精細な信号点配置を使用してデータ伝送を高めるため、後方互換性のある階層的な符号化スキームを使用するQAM信号のような信号を処理する方法及び装置を提供することが望ましい。

本発明は、QAM信号のような高次の信号点配置の信号をより精細な信号点配置が種々の段で解読されるような多数段の復号器を使用する。より詳細には、各段において、ビタビ復号器のような復号器は、QPSK信号点配置のようなより低次の信号点配置に関して動作する。複数のビタビ復号器を接続することにより、QPSK復調は、余分な1、2及び3台のビタビ復号器を用いて、それぞれ、16QAM、64QAM及び256QAMを処理するように拡張され、以下同様

に拡張される。

図面の簡単な説明

図面中、

図1は、本発明を実現する通信システムのブロック図であり、

図2は、本発明を実現するシステムに関する16-QAM信号点配置図であり

図3は、本発明を実現するシステムに関する64-QAM信号点配置図であり

図4は、データストリームのI成分及びQ成分への割当を示すブロック図であり、

図5は、本発明の原理によるシステムの理解を助けるための信号点配置図である。

図面を通じて、同じ参照番号は同じ要素を示すため使用されている。

以下、衛星伝送システムに制限されないが、特にDBSのような衛星伝送システムを使用する場合に有利な後方互換性階層QAM信

号符号化システムを用いて本発明の好ましい一実施例を説明する。このシステムは、既存の直接放送衛星及び他の通信システムに対する互換性の問題を生じることなく、データストリームに付加的な特徴若しくはサービスを追加することができる。

例えば、X-QAM形の信号点配置は、既存のDBSシステムとの後方互換性を得るため、QPSKのような他の信号点配置のN段の階層レベルとして表現されるので、既存のQPSK受信機が当初の計画通りに動作し得る透過性のシステムが得られる。信号点配置図は、好ましくは、階層に対称性があるので、各復号器（例えば、ビタビ）用の信号点配置（例えば、QPSK）は同一である。しかし、非対称性の信号点配置でも構わない。

より詳細には、64-QAM信号は、3重のQPSK信号点配置により構成される。1次QPSK信号点配置（64-QAM信号の象限）は、既存のDBS受信機によって受信可能である。64-QAM信号から減算された場合、16-Q

AM信号は受信信号よりも6db低いパワーレベルで残る。16-QAMの残留部の象限は、別のDBSタイプ信号であると考えられる。復号化処理は、以下に詳述するように、QAM信号のすべてのレベルが復号化されるまで続く。本発明による16-QAMシステムはDBSシステムの性能を2倍に増大し、64-QAMシステムの性能を3倍に、256-QAMシステムの性能を4倍に増大させる。

図1には、本発明を利用する通信システム100のブロック図が示されている。殆どの従来の通信システムと同様に、通信システム100は、送信機110内でデータを入力し、ある形式の処理を実行し、周波数変換を行う。データは伝送チャンネル120を介して受信機130に伝送され、受信機130は入力データを再生するため変換動作を行う。

しかし、従来の通信システムとは異なり、本発明は、受信機130内に破線のボックス140で示されているような既存のDBSシ

ステムとの互換性を維持しつつ、より精細、高次の信号点配置を用いてデータ伝送を増大させるため、後方互換性のある階層的符号化方法を用いてQAM信号を伝送する。以下の詳細な説明において、本発明を理解するため図1乃至3を併せて参照する必要がある。

通信システムが伝送中の信号劣化の問題を取り扱わなければならないことは周知である。しかし、衛星システムのようなデジタルシステムは、伝送路遅延、干渉、非線形性及び多重宛先の特性のような別の問題にも対処する必要がある。幸運にも、これらの問題は種々の符号化方法を実装することにより最小限に抑えることができる。かくして、適切な符号化戦略の選択は、衛星システムのような通信システムの性能に重大な影響がある。

図1には、連結符号を利用する通信システムが示されている。連結符号は、より大きい符号を形成するため合成された2個の別個の符号により構成される。2個の符号は、図1に示されるように連結され、送信機110は外側符号器112と内側符号器114とを有する。典型的に、入力信号は、kビットシンボルの系列として配列され、内側符号器114は各シンボルのkビットを符号化し、外側

符号器112は k ビットシンボルのブロックを符号化する。

連結符号化は、伝送信号の誤り訂正を改良するだけでなく、多数のサービス及び多数のレート伝送を支援する。この連結符号化の有利な特性に起因して、殆どの既存のDBSシステムは連結符号を復号化するように設計されている。

より詳細には、外側符号器112は、ブロック符号化と称される符号化方法を実現する。簡単に説明すると、ブロック符号は、 k 情報ビットの各ブロックが $M = 2^k$ 個の符号語の集合から選択された長さ n （ただし、 $k < n$ ）の符号語に割り当てられる場合に生成される符号である。ブロック符号化方法の例には、ハミング符号、アマダール符号、巡回符号、及び、リード・ソロモン（RS）符号が含まれるが、この例には限定されない。

次に、内側符号器114は、畳み込み符号化と呼ばれる符号化方法を実現する。簡単に説明すると、畳み込み符号は、伝送されるべきデータシーケンスを線形有限状態シフトレジスタの中に通すことによって生成される。シフトレジスタ（図示しない）は、一般的に、 K （ k ビット）段と、 n 個の線形関数発生器とにより構成される。本発明に関する以下の説明では、外側符号器はブロック符号器であり、内側符号器は畳み込み符号器であるが、当業者は、本発明がこれに限定されるものではなく、他の符号器の組み合わせ（例えば、外側非2進ブロック符号器と、内側2進ブロック符号器との組み合わせ）が存在することを認めるであろう。

もう一度図1を参照するに、内側符号器からの符号化された信号はマップ器116に伝達され、マップ器では、符号化された信号ビットが直交I及びQ搬送波を復調するストリーム上に割り付けられる。マップ器はルックアップテーブルとして実装することが可能であり、ルックアップテーブルでは、符号化された信号からのビットの集合が、信号点配置の点又はシンボルを表現するI及びQ成分（レベル）に変換される。好ましい実施例において、信号点配置の点は、16-QAMの正方形信号点配置に従い、各位相ベクトルは、同相ビット i_1 及び i_2 と、直交ビット q_1 及び q_2 とを有する4ビットのシンボルによって表現される。しかし、本発明は、後述するように、64-QAM及び256-QAM（以下、同様

に続く)の信号点配置にも適合することに注意する必要がある。

最後に、I成分及びQ成分はQAM変調器(MOD)118により変調され、ここで、Iチャネルは搬送波と同相である中間周波(IF)信号と混合される。Qチャネルは 90° 位相のずれた中間周波信号と混合される。この処理によって、両方の信号が直交した搬送波を用いて同じ帯域幅内で信号伝送チャネル120を介して伝送できるようになる。

受信機130において、I成分及びQ成分は、再生され、復調さ

れる。本発明の符号化方法は既存のDBSシステムと後方互換性の或ことが重要であるため、図1には従来のDBS受信機140が破線で示されている。受信された符号化ビットストリームは付加的な情報を含む場合があるが、従来の受信機は正常に動作し続け、すなわち、QPSKシステムとして機能する。付加的な情報は再生されないが、符号化ビットストリームは依然として従来の受信機に適合する。これにより、既存の受信機の性能を劣化させることなくより進歩した多数の復号器によって解読することができる付加的な情報(例えば、オンスクリーンディスプレイメッセージ、解像度の改善された符号化画像、若しくは、他のチャネル)を埋め込むことができる重大な利点が得られる。消費者は、付加された情報又は特徴を入手するために新しい受信機にアップグレードしてもよいし、旧来の受信機を維持し、付加的な特徴と出費を先に延ばしてもよい。

再度図1を参照するに、変調された信号は、I及びQ成分を生成するため復調器142により復調される。逆マップ器144は、I及びQ成分(レベル)を符号化信号に変換することを試みる。

既に説明したように、衛星システムは、信号が伝送チャネル120を通過するときに信号が著しく劣化する。そのため、受信機の復号器は、改変されている可能性があるビットストリームから符号化された情報を適切に復号する役割を担う。逆マップ器144からの符号化ビットストリームは、「ソフト決定」ビタビ復号器である第1の内側復号器146により受信される。このビタビ復号器は、確率的な復号化方法を実施し、ビットストリームは、固定的な符号依存型の算術的演算の組だけではなく、伝送チャネルの統計量を考慮することによって復号化さ

れる。すなわち、この復号器は、伝送された値に確率的に非常に近い値を決定しようとする。

詳述すると、畳み込み符号は、木構造図、状態図、又は、最も頻繁にはトレリス図によって記述することができる。これらの図は、特定の入力ビットに応じた畳み込み符号の出力シーケンスを図的に

示し、予測可能な出力シーケンス構造を生成する。畳み込み符号は重要な挙動を示し、その構造は特定の段の後にその構造自体を繰り返す（或いは、パスの併合としても知られている）。この構造の特別な特性は特定の畳み込み符号に依存する。簡潔には、ビタビ復号器は、畳み込み符号のトレリス構造のパス併合を利用し、すべてのトレリスレベルで全部の別個のパスを検査し尽くす。ビタビ復号器は複数の生き残りパスの中から最尤パスを計算し、ここで、選択されたパスは、一般的に最小距離パスである。このような形式で、ビタビ復号器は、計算のオーバーヘッドの増加を犠牲にして、改変されたビットストリームの誤り訂正を行うことができる。

上記の説明では、第1の内側復号器はビタビ復号器であるとしているが、他の復号器を使用してもよい。順次的復号化或いは種々の修正ビタビ復号化方法のような他の復号化方法は（ソフト決定若しくはハード決定とは無関係に）、第1の内側復号器に実装することが可能である。

好ましい実施例の場合に、第1のビタビ復号器146は、従来の既存受信機と同じように、QPSK信号点配置に関して動作する。すなわち、第1のビタビ復号器は、符号化信号を1象限に関してのみ分離することができる。詳述すると、図2には、4象限を占有する16個の信号点配置点又はシンボルを有する16-QAMの信号点配置図が示されている。各シンボルの最下位2ビット(LSB)210は、符号化信号を象限に対し分離する。すなわち、1象限内のすべての点の最下位2ビットは同一である。このように、第1のビタビ復号器146は、受信されたシンボルの最下位2ビット(LSB)210だけを符号化信号から復号化することができる。

既存の受信機内の第1のビタビ復号器146は、一般的に、シンボル自体を生

成するのではなく、シンボルによって表現された畳み込み的に復号化されたデータビットを生成するように設計されていない。このようにして、受信シンボルの最下位2ビット(LSB)

210は、復号化されたデータビットが後述するように再符号化器160によって再符号化された後に再生される。

例示的に説明すると、符号化された信号がシンボル“1101”を伝達するとき、第1のビタビ復号器は、符号化された信号を象限205に関して分離できるだけである。しかし、第1のビタビ復号器の能力はQPSK信号点配置に制限されているので、シンボルの最上位2ビット(MSB)“11”220は第1のビタビ復号器によって復号化されない。この付加的な情報は第1のビタビ復号器によって単に無視され、この付加的な情報は後述するように受信機内の他の復号器により復号化される。

図1を参照するに、第1のビタビ復号器146から復号化された信号は外側復号器148に伝達される。すなわち、ブロック符号化語に対応したビットは外側復号器148に伝達される。外側復号器148の役割は、受信符号語内の誤りパターンを検出し、考慮し、適切な符号語、すなわち、送信機によって符号化された元の入力信号若しくはソース信号を発生させることである。換言すると、外側復号器は、元の入力信号を生成するため、符号化の外側レイヤを解き明かす。

一般的に、外側復号器は、受信符号語を“M”個の起こり得る伝送された符号語(送信機に実現されたブロック符号に依存する)と比較し、受信符号語までのハミング距離が最も近い符号語を選択する。ハミング距離は、2個の符号語が異なるビット位置の数の測定量である。

好ましい実施例において、外側復号器は、リード・フロモン(RS)復号器である。リード・ソロモン符号は、線形の2進ではないブロック符号であり、BCH(Bose-Chaudhuri-Hocquenghem)ブロック符号のサブクラスである。RS復号器は、特に、インターリーブ方式戦略と組み合わせて使用されたときに、バースト誤りを取り扱う能力をもつことが周知である。インターリーブ方式は、長いバー

スト誤りの影響を最小限に抑えるため誤りが数個の符号化シーケンスに配分される処理であり、符号の誤り訂正能力を超えて符号化シーケンスを改変する可能性がある。かくして、送信機は、符号化された信号を変調する前にインターリーブ器（図示しない）を組み込み、受信機が逆インターリーブ器（図示しない）を復調後に組み込むことを要求する。

開示されたシステムは外側RS復号器を利用するが、種々の他のブロック復号化方法を外側復号器内に組み込むことが可能である。かくして、受信機が図1に示されるような部分140だけを含む場合、このような受信機は、QPSK信号点配置に関して、符号化されたビットストリームを透過的に解釈、復号することができる。

図1を参照するに、より精細な信号点配置を解釈する必要がある場合、第2のビタビ復号器170が階層符号の次のレベル若しくは次の分解能を復号化するため利用される。詳述すると、第2の復号器170は再符号器160及び遅延部150からの入力を受信する。再符号器160は、第1のビタビ復号器から復号化ビットを受信し、第2のビタビ復号器のために必要な象限情報を与えるためこれらのビットを再符号化する。特に、第1のビタビ復号器は、QPSK信号点配置に関する1象限に対する分離を行い、この信号点配置の点を用いて、畳み込み符号化を取り除き、復号化されたデータビットを生成する。第1のビタビ復号器146からの復号化されたデータビットは、一般的にブロック符号化を施された実際の信号である。この復号化されたデータビットは、この形式では第2のビタビ復号器で利用できないので、第2のビタビ復号器が動作する象限を定めるように再符号化される。

本発明は、既存のDBSシステムに関して説明されているので、ビタビ復号器146は復号化されたデータビットだけを生成し得ることが前提とされている。しかし、当業者は、象限情報が再符号器160を使用することなくパス155を介して第1のビタビ復号器

146からそのまま獲得されるように、ビタビ復号器を実現できることが解るであろう。

遅延部150は、逆マップ器144から入力を受信し、符号化信号を遅延させる。第1のビタビ復号器146及び再符号器160はその動作中にある程度の待ち時間（遅れ）を生じさせるので、この遅延は、再符号器からのデータを逆マップ器からの適切なデータと同期させるために必要とされる。同期が実現された後、第2のビタビ復号器170は、第1のビタビ復号器146によって指定された象限内で1象限に関して信号を分離する。

例示のため図2を参照するに、第1のビタビ復号器は、象限“01”（最下位2ビット）210に関して信号を分離し、この象限内で最上位2ビット“11”220に関する分離を行うことができない（行うように設計されていない）。その結果として、再符号器160は、第2のビタビ復号器が“11”220に関して信号を分離する最も左上側の象限内で動作するように、第2のビタビ復号器170に通知する。第1のビタビ復号器は、第2のビタビ復号器が動作するための16-QAM信号点配置の一部（部分集合）を効率的に定義する。このような形で、第2のビタビ復号器170は、最上位2ビットを解読し、復号化されたデータビットを外側復号器148に生成し、外側復号器では、送信機によって符号化された元の入力信号を再生するためブロック復号化が行われる。RS復号器148によって行われるブロック復号化は、後方互換性の理由からインターリーブ方式で実現されることに注意する必要がある。しかし、ブロック復号化のためには多数のアーキテクチャを利用することができる。各付加的なビタビ内側符号は、外側インターリーブ／リード・ソロモン符号化スキームに連結することができる。また、（互換性の理由から）最も内側の畳み込み符号を除くすべての符号に対し単一のインターリーブ／ブロック外側符号化スキームを設計することが可能である。

このアーキテクチャを拡張することによって、付加的なビタビ復号化段を用いて、より精細な信号点配置を復号化することができるようになり、例えば、遅延部150と、再符号器160（オプション）と、第2のビタビ復号器170とは、単一の復号化段（ビタビ復号化段）を構成する。例えば、64-QAM信号を復号化するため、第3のビタビ復号化段（図示しない）を受信機130に追加し

てもよい。

説明のため、図3には64-QAM信号点配置が示されている。第1のビタビ復号器146は、信号点配置図の左上隅の16通りの起こり得る信号点配置内の点を定義する受信シンボルの中の最下位2ビット“01”310に関する分離を行うことが可能である。次に、第2のビタビ復号器170は、平均的な重要度の2ビット(ASB)“11”320に関して分離を行うことが可能であり、第1のビタビ復号器によって定義された信号点配置図の領域内の左下隅において4通りの実現可能な信号点配置内の点を定義する。最後に、第3のビタビ復号器(図示しない)は、4通りの残りの選択可能な信号点配置内の点から特定の信号点配置内の点を定義する最上位2ビット“00”330に関して信号を分離することができる。このような形式で、シンボル“001101”は、3段の異なるビタビ復号器の段を用いて解読される。

したがって、“X-QAM”信号点配置をn層の階層レベルのQPSK信号点配置として表現することができる。例えば、16-QAM信号点配置は、2層の階層レベルのQPSK信号点配置として表現され、64-QAM信号点配置は、3層の階層レベルのQPSK信号点配置として表現され、以下同様に続く。

信号点配置図は階層的に対称性があることに注意する必要がある。すなわち、各ビタビ復号器に対するQPSK信号点配置は同一である。例えば、信号点配置内の点“00”は、常に最も右上の信号点配置内の点であり、信号点配置内の点“000000”は、64-

QAM信号点配置図の最も右上の点であり、256-QAM信号点配置の場合も同様である。この対称性は、受信機の構成を単純化し、複雑さの少ない類似したビタビ復号器があらゆる復号化段で使用される。しかし、本発明には、このような制限はなく、他の信号点配置の順序を使用しても構わない。

図4には、マッピング器420を用いてデータストリーム405をバス430上のI成分とバス440上のQ成分に割り付ける処理のブロック図が示されている。図1に示された受信器アーキテクチャを利用するため、符号化されたビットストリームはI成分とQ成分に階層的に割り付けられるので、異なる複雑さの受信機

が互換性の問題点を生ずることなく符号化されたビットストリームを復号化できる。

詳述すると、符号化されたビットストリーム405は、複数のシンボル410に分類された複数のビットにより構成される。各シンボル内で最下位ビットから始まって最上位ビットまで続く連続的なビットの各対は、上記の通り連続的なビタビ復号化段によって解読される。すなわち、ビット412、414、416及び418は、それぞれ、第1のビタビ復号器、第2のビタビ復号器、第3のビタビ復号器及び第4のビタビ復号器によって解読される。ビットの各対は、異なるチャンネル、異なるサービス、又は、異なる分解能を表す。この有利な階層的符号化方法によれば、既存のDBSシステムに対する互換性の問題を生じさせることなく、ビットストリームに付加的な特徴又はサービスを追加することができる。

図4において、各シンボルは、256-QAM信号の信号点配置に関連した8ビットシンボルである。各シンボルは、4個の2ビットの対412、414、416及び418により構成され、各シンボルの各ビット対は、異なるサービス又は特徴に関する情報を表現する。図示された8ビットのシンボル“10 00 01 11”は、256-QAM信号点配置と、入れ子状の64-QAM信号点

配置(ビット 00-01-11)と、入れ子状の16-QAM信号点配置(ビット 01 11)と、入れ子状のQPSK信号点配置シンボル(ビット 11)とを表現する。シンボルのビットは、左から右に最上位418から最下位412として指定される。このQPSK信号点配置の階層順序は、最下位ビットから最上位ビットまでのシンボルビットの連続的な各対は、既に説明したような一連の復号器によって受信機で連続的に復号化され、或いは、解読される。このように高次のQAM信号点配置はQPSKとして復号化される。

階層信号点配置の一つの実現可能な配置は図5に詳細に示されている。図5は、2ビット/シンボルのQPSK(図5の右上隅に示されている)信号点配置から、第1のレベルの精細な信号点配置の解読を表す4ビット/シンボルの16-QAM信号点配置、次に6ビット/シンボルの64-QAM信号点配置、最終的に256-QAM信号点配置への階層的な進行を示す図である。256-QAM

信号点配置の左下側の象限の一部だけが示されている。

図5に示された256-QAM信号点配置の左下側の象限内のシンボル点は、“xxxxxx11”の形式であるため、この象限内の64個のすべての信号点配置の点は共通した最下位2ビット“11”を含む。同様に、256-QAM信号点配置の他の各象限の64個のすべての点は、右上の象限では“xxxxxx00”の形式であり、左上の象限では“xxxxxx10”の形式であり、右下の象限では“xxxxxx01”の形式である。ビットの組み合わせ“00”、“10”、“11”及び“01”は、それぞれ、QPSK信号点配置の4象限内の信号点と関連している。

次のレベルでは、16個の信号点配置の点（その中の4個のクラスタが図5に示されている）は、それぞれの象限内で、（上記の最下位2ビットに加えて）16-QAM信号点配置に対応する共通した第3及び第4の信号ビットを有する。3番目のレベルでは、4個

の信号点配置の点（その中には16個のクラスタが存在する）は、それぞれの象限内で共通した別の2信号ビットを有する。最後に、4番目のレベルで、各点は固有の256-QAM信号点配置の点を表現する。図4に関して説明された256-QAM信号点“10000-111”は、図5の右下の象限において破線の外形線で強調されている。

アライメントはシンボル境界に基づいて行われ得るが、パケット境界に基づいて実現してもよい。また、最上位ビットから最下位ビットの順番にビットを割り当てることも可能である。

好ましい実施例において、付加的なサービスが追加された場合、付加的なパワーは、一般的に、信号点配置を2倍する毎に3 dBが付加されたレートで伝送される。同じ誤り訂正性能を実現するため、SN比（信号対雑音比）はシグナリングアルファベットを2倍する毎に約3 dBずつ増加させる必要がある。付加的なバックオフは、特に衛星システムの場合に必要であるので、トラベリング・ウェーブ・チューブ（TWT）増幅器は、QPSKシステムの場合によくあるような飽和状態では動作しない。このような要求は、QAMシステムが飽和している増

幅器により誘起される非線形歪みの影響をより受けやすいことによって生ずる。
或いは、ある程度の符号化トレードオフを行うことにより、伝送パワーの増加を
最小限に抑えることが可能である。

さらに、本発明の階層的符号化／復号化方法は、衛星システムに制限されるこ
とがなく、他の媒体を介してグレードの変化するサービスを提供するため拡張す
ることができる。

【図1】

100

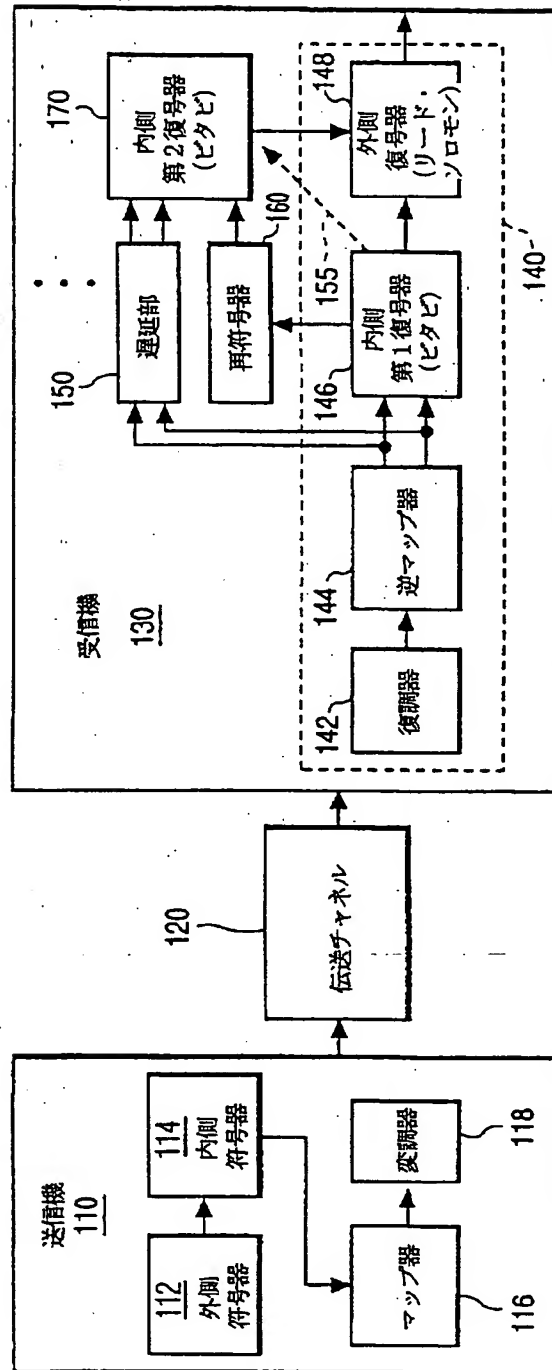


FIG.1

【図2】

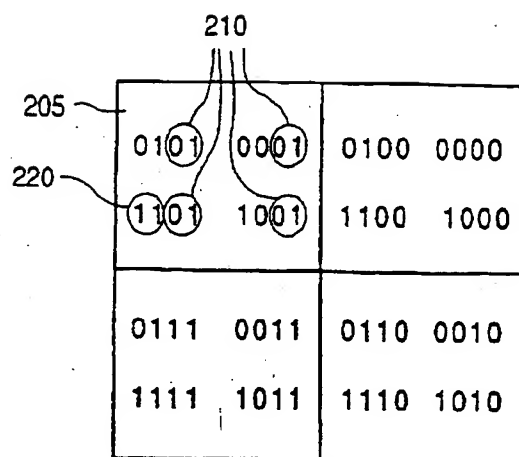


FIG. 2

【図3】

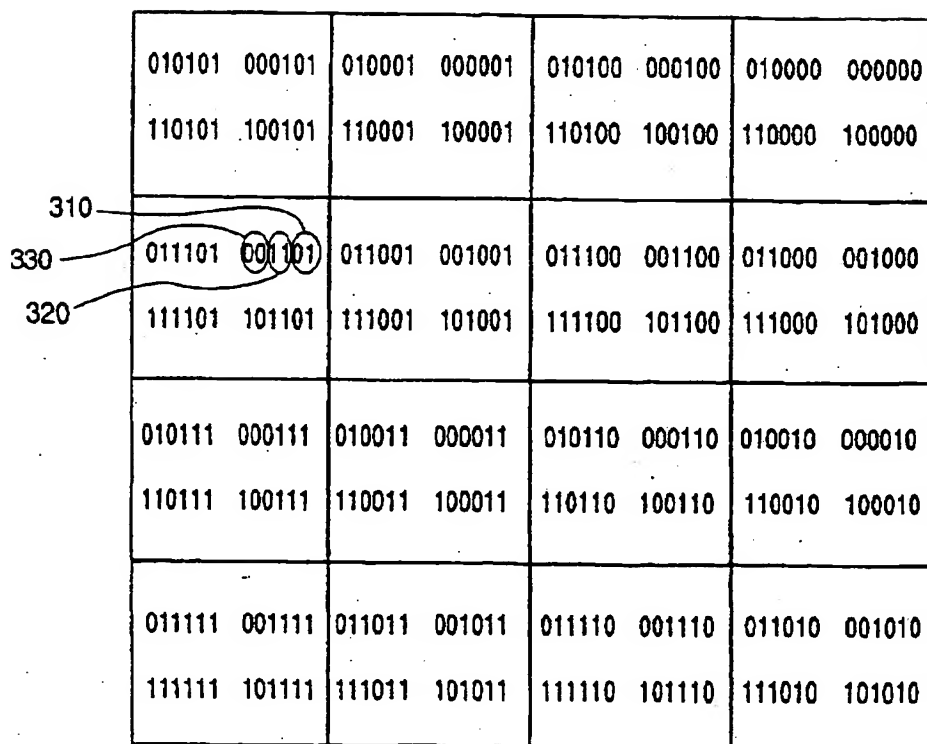


FIG. 3

【図4】

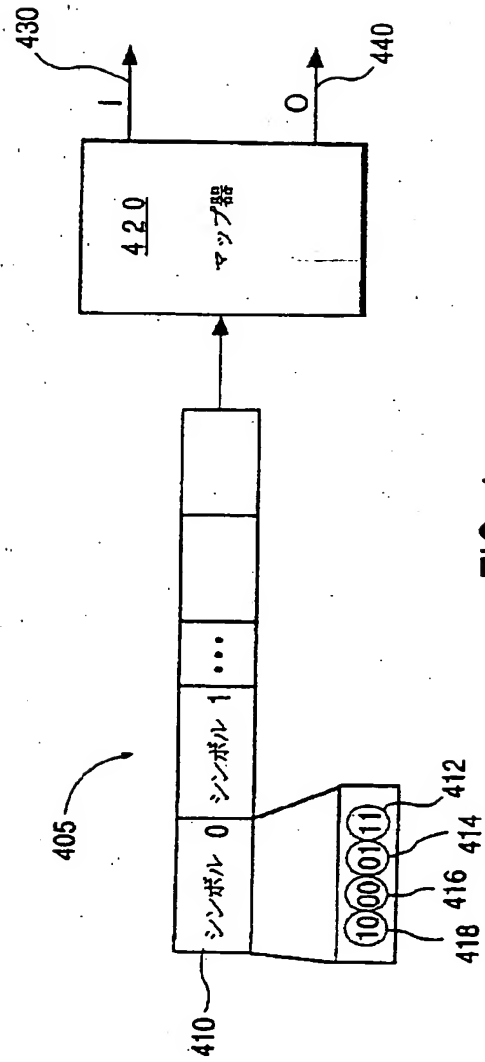


FIG. 4

【手続補正書】特許法第184条の8第1項

【提出日】平成11年7月16日(1999.7.16)

【補正内容】

請求の範囲

1. 直交振幅変調(QAM)方式で変調され、QAM方式信号点配置で表現された位相ベクトル点を含むビットストリームを受信する受信機(130)であって、

復号化されたビットストリームを生成するため、4相位相シフトキーイング(QPSK)方式信号点配置に関してQAM変調されたビットストリームを復号化し、QAM方式信号点配置の部分集合領域を定める第1の復号器(146)と、

上記第1の復号器に接続され、上記第1の復号器によって定められたQAM方式信号点配置の部分集合領域内でQPSK方式信号点配置に関して上記QAM変調されたビットストリームを復号化する第2の復号器(170)とを有する受信機。

2. 上記第2の復号器に接続され、遅延を加える遅延部(150)と、

上記第1の復号器に接続され、上記第1の復号器によって定められた上記部分集合領域に関係した情報を発生する再符号器(160)とを更に有する請求項1記載の受信機。

3. 上記遅延部、上記再符号器、及び、上記第2の復号器は、復号化段を形成し、

上記QAM変調されたビットストリームのより精細な信号点配置を復号化するため付加的な復号化段が追加される、請求項2記載の受信機。

4. 上記第1の復号器に接続され、上記第1の復号器からの上記復号化されたビットストリームを復号化する外側の第3の復号器(148)を更に有する請求項1記載の受信機。

5. n階層レベルの4相位相シフトキーイング(QPSK)方式信号点配置を有する直交振幅変調(QAM)方式信号点配置図により表現される複数のQAM位相ベクトル点を有するQAM信号を復号化する方法であって、

(a) 復号化された信号を生成すべく、QPSK信号点配置に関して第1の階層レベルの上記QAM信号を復号化するため、QAM方式信号点配置の部分集合領域を定める第1の復号器(146)を使用する段階と、

(b) 上記第1の復号器によって定められたQAM方式信号点配置の部分集合領域内でPSK方式信号点配置に関して第2の階層レベルの上記QAM信号を復号化するため第2の復号器(170)を使用する段階とを有する方法。

6. 付加的な階層レベルのQAM信号を復号化する付加的な復号器を使用する段階を更に有する請求項5記載の方法。

7. 上記第1の復号器及び上記第2の復号器は畳み込み復号器である、請求項5記載の方法。

8. 上記畳み込み復号器はビタビ復号器である請求項7記載の方法。

9. (a1) 上記QAM信号に遅延を加える段階(150)と、

(a2) 上記第1の復号器によって定められた上記部分集合領域に関係した情報を発生させるため、上記第1の復号器からの上記復号化された信号を符号化する段階とを更に有する請求項5記載の方法。

10. (c) 上記第1の復号器からの上記復号化された信号を復号化するため第3の復号器(148)を使用する段階を更に有する請求項5記載の方法。

11. 上記第3の復号器はブロック復号器である請求項10記載の方法。

12. 上記ブロック復号器はリード・ソロモン復号器である請求項11記載の受信機又は方法。

13. 衛星信号受信機において、n階層レベルの4相位相シフトキーイング(QPSK)方式信号点配置を有する直交振幅変調(QAM)方式信号点配置図により表現される複数のQAM位相ベクトル点を有するQAM信号を復号化する方法であって、

復調されたQAM信号を生成するため、衛星伝送チャネル(120)から受信された入力QAM信号を復調する段階(142)と、

対応した階層レベルの上記復調されたQAM信号を連続的に復号化するため、複数の復号器(146, 170, 148)を使用する段階とを有する方法。

14. 上記対応した階層レベルの上記復調されたQAM信号を連続的に復号化する段階はQPSK方式信号点配置に関して行われる、請求項13記載の方法。

15. 上記復号器はビタビ復号器である、請求項13記載の方法。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International Application No.
PCT/US 98/12641

A. CLASSIFICATION OF SUBJECT MATTER		
H 04 L 27/38.H 04 B 7/185		
According to International Patent Classification (IPC) or to both national classification and IPC 6		
B. FIELD(S) SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
--- H 04-L.H-04-B-H-03-M		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	GB 2280571 A (BRITISH BROADCASTING CORP.) 01 February 1995 (01.02.95), abstract, page 2, line 32 - page 5, line 40, fig. 1-5.	1.5, 13
A	EP 0589709 A2 (MATSUSHITA) 30 March 1994 (30.03.94), abstract, page 7, line 57 - page 11, line 31, fig. 1-20.	1.5, 13
A	Patent Abstracts of Japan, Vol. 18, No. 608 (E-1633), 18 November 1994; & JP, A. 06-232939 A (MATSUSHITA), 19 August 1994.	1.2.5, 9.13
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "&" documents member of the same patent family		
Date of the actual completion of the international search 12 August 1998		Date of mailing of the international search report 22.09 98
Name and mailing address of the ISA European Patent Office, P.O. Box 5818 Paternoster NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl Fax (+31-70) 340-3016		Authorized officer HAJOS e.h.

フロントページの続き

(81)指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, SD, SZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, GM, GW, HU, ID, IL, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, UZ, VN, YU, ZW